

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-034289

(43)Date of publication of application : 31.01.2002

(51)Int.Cl.

H02P 7/63

H02M 7/48

H02P 21/00

(21)Application number : 2000-211426

(71)Applicant : YASKAWA ELECTRIC CORP

(22)Date of filing : 12.07.2000

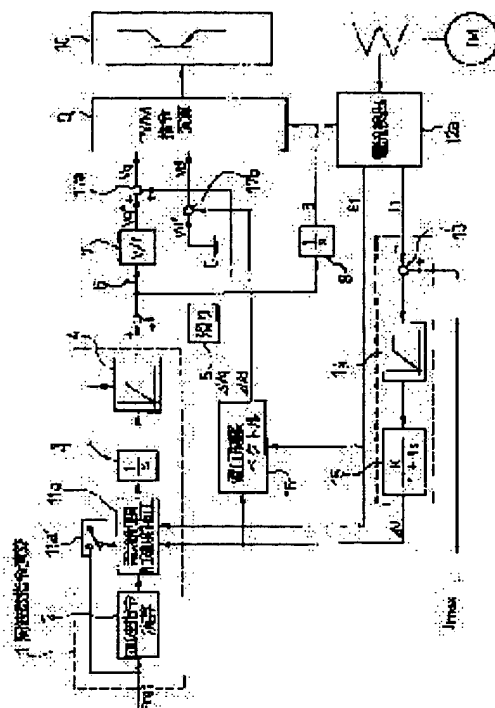
(72)Inventor : MORIMOTO SHINYA

(54) INVERTER DEVICE AND ITS CURRENT LIMITATION METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To provide an inverter device that can instantaneously limit current for preventing the damage of an element, and can efficiently stabilize an electric motor for operating.

SOLUTION: This inverter device carries out PWM modulation for outputting voltage based on a frequency command value F_{ref} , and a voltage command vector obtained according to a voltage command value that is obtained by V/f operation 7 according to the frequency command value. In the inverter device, means 12a, 15, 16, 17, and 11 are provided. IN this case, the means 12a detects a current vector consisting of a level I_1 of current and a current phase θ_i , the means 15 obtains a voltage limitation value ΔV being proportional to the amount of excess when the current level exceeds a current limitation value I_{max} , the means 16 converts the voltage limitation value to voltage limitation vectors ΔV_q and ΔV_d based on a current phase, a voltage correction means 17 adds the voltage limitation vector to the voltage command vector, and the means 11 corrects the acceleration command of a frequency based on the voltage limitation value and current phase.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim]

[Claim 1] In the inverter equipment which searches for a voltage command vector, carries out PWM modulation based on the aforementioned voltage command vector from a frequency command value and the voltage command value calculated according to V/f operation from the aforementioned frequency command value, and outputs a voltage A current detection means to detect the current phasor which consists of the size and current phase of a current, A voltage-limiting value operation means to calculate the voltage-limiting value which is proportional to an exceeded part when the size of the aforementioned current exceeds a current-limiting value, A voltage-limiting vector operation means to change the aforementioned voltage-limiting value into a voltage-limiting vector based on the aforementioned current phase, Inverter equipment characterized by having a voltage amendment means to add the aforementioned voltage-limiting vector to the aforementioned voltage command vector, and an acceleration correction means to correct an acceleration command of a frequency based on the aforementioned voltage-limiting value and the aforementioned current phase.

[Claim 2] The aforementioned voltage-limiting value operation means is the inverter equipment of the claim 1 publication characterized by outputting the result filtered with the first-order-lag VCF to the value which is proportional to an exceeded part when the aforementioned current-limiting value is exceeded as a voltage-limiting value.

[Claim 3] The aforementioned voltage-limiting vector operation means is inverter equipment the claim 1 characterized by changing the aforementioned voltage-limiting value into the vector of the aforementioned current phase and an opposite direction, or given in two.

[Claim 4] The aforementioned voltage-limiting vector operation means is the inverter equipment of the claim 3 publication characterized by searching for a voltage-limiting vector, using as 0 the component which intersects the aforementioned voltage-limiting value perpendicularly in the aforementioned voltage command vector orientation among the vectors of the aforementioned current phase and an opposite direction.

[Claim 5] It is inverter equipment the claim 1 characterized by having the 3rd current-limiting means which intercepts the gate while the 2nd current-limiting means which outputs PWM pattern of a null voltage compulsorily while the size of a current is over the 2nd current-limiting value bigger than the aforementioned current-limiting value, and the size of a current are over the 3rd current-limiting value bigger than the current-limiting value of the above 2nd, or given in two.

[Claim 6] Inverter equipment of the claim 5 publication characterized by having the means which repeals a function to the current-limiting means of the above 2nd, and the current-limiting means of the above 3rd.

[Claim 7] A voltage command vector is searched for from a frequency command value and the voltage command value calculated according to V/f operation from the aforementioned frequency command value. In the current-limiting technique of inverter equipment of performing a protection operation when PWM modulation is carried out based on the aforementioned voltage command vector, a voltage is outputted and an overcurrent is detected Voltage-limiting value ΔV which is proportional to an

exceeded part when the current phasor which consists of a size I_l of a current and current phase θ_{tai} is detected and the size of the aforementioned current exceeds current-limiting value I_{max} is calculated. The aforementioned voltage-limiting value ΔV is based on the aforementioned current phase θ_{tai} . Voltage-limiting vector ΔV_q , The current-limiting technique of the inverter equipment characterized by changing into ΔV_d , adding to the aforementioned voltage command vector, performing a voltage amendment, restricting a current to an instant, correcting an acceleration command of a frequency based on the aforementioned voltage-limiting value and the aforementioned current phase, and performing current limiting with sufficient power luminous efficacy.

[Claim 8] The aforementioned voltage-limiting value ΔV is the current-limiting technique of the inverter equipment the claim 7 publication characterized by filtering with a first-order-lag VCF to the value which is proportional to an exceeded part when the size of the aforementioned current exceeds current-limiting value I_{max} , and removing and outputting a higher harmonic.

[Claim 9] The aforementioned voltage-limiting vectors ΔV_q and ΔV_d are the current-limiting technique of inverter equipment the claim 7 characterized by changing the aforementioned voltage-limiting value ΔV into current phase θ_{tai} , vector $\Delta V_q = -\Delta V \sin \theta_{tai}$ (or $\Delta V_q = -\Delta V \times I_q / I_l$) of an opposite direction, and $\Delta V_d = -\Delta V \cos \theta_{tai}$ (or $\Delta V_d = -\Delta V \times I_d / I_l$), and creating it, or given in eight.

[Claim 10] The aforementioned voltage-limiting vector is the current-limiting technique of the inverter equipment the claim 9 publication characterized by asking for ΔV_d component which intersects perpendicularly the aforementioned voltage-limiting value ΔV in the aforementioned voltage command vector orientation among the vectors ΔV_q and ΔV_d of the aforementioned current phase θ_{tai} and an opposite direction as 0.

[Claim 11] a current -- a size -- the above -- current limiting -- a value -- I_{max} -- being big -- the -- two -- current limiting -- a value -- I_{cla} -- ' -- exceeding -- **** -- between -- compulsory -- a null voltage -- PWM -- a pattern -- outputting -- further -- a current -- a size -- the above -- the -- two -- current limiting -- a value -- I_{cla} -- ' -- being big -- the -- three -- current limiting -- a value -- I_{clb} -- ' -- I_{oc} -- ' -- exceeding -- **** -- between --

[Claim 12] The current-limiting technique of the inverter equipment the claim 11 publication characterized by it being possible to repeal the protection feature by the above 2nd and the 3rd current-limiting value.

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed description]

[0001]

[The technical field to which invention belongs] this invention relates to the inverter equipment which strengthened suppression of the overcurrent at the time of driving an induction motor etc. by V / f control.

[0002]

[Prior art] A current will become large if there are sudden acceleration and sudden change of a load in case V / f control of the induction motor are carried out conventionally. In this case, since an element will be destroyed if the current which exceeds a permissible dose to the semiconductor device of inverter equipment flows, overcurrent level is set up, and if the current exceeding this flows, an overcurrent protection will work and it will be made to inhibit a breakdown of an element by gate cutoff. Moreover, the gate cutoff by the overcurrent protection was performing protection of current limiting and a semiconductor on level lower than previous overcurrent level using the gate cutoff circuit with the function which carries out an automatic resetting, and the current-limiting circuit which outputs 0 voltage pattern to still low level, in order that the need for rebooting might come out. Moreover, the technique of detecting the size of a current and correcting a frequency, and when a current increased during acceleration, acceleration was stopped, and when a current increased during steady operation, the control which observed only the size of a current, such as lowering a frequency, was performed.

[0003] Next, an example is shown and the practice of the conventional V / f control is explained.

Drawing 5 is the control-block view of the conventional V / f control. Drawing 8 is voltage command V_q^* in a certain power running status of V / f control which is shown in drawing 5. It is current I and the thing which showed an example of the voltage component of a motor, and d shaft is taken to the criteria phase of a control output here, and the control gestalt which controls the voltage of q shaft set as the position of 90 degrees from d shaft is shown. theta expresses the position of a certain d shaft involved the criteria position (for example, U phase) with V / f control shown in drawing 5. The frequency command operation part 1 calculates an acceleration frequency from the acceleration time which inputted frequency command F_{ref} and was set up by the acceleration command operation means 2, integrates with it by the acceleration frequency integration means 3, and if it becomes the frequency command value set up by the command value limit means 4, as it stops acceleration, it will create the frequency command in this time. Moreover, if a lower limit turns into a frequency command value by the command value limit means 4 in the speed with which it integrated by the acceleration frequency integration means 3 at the time of a slowdown, it will be made to stop a slowdown. The slip frequency means 5 calculates the slip frequency of a motor from a torque part current detection value, and asks for an output frequency 6. V / f operation part 7 is voltage command V_q^* from a frequency-voltage pattern which is shown in drawing 7 from an output frequency. It asks. Moreover, it finds the integral by the phase operation means 8 from an output frequency, asks for output phase theta, changes into PWM pattern from voltage command V_q^* , V_d^* (value 0), and theta in quest of a voltage command of a three phase circuit (UVW phase) by PWM command operation part 9, it outputs to the gate driver circuit 10,

and a voltage is impressed to a motor IM. Moreover, when current detection means 12b detects the size I1 of a current and the size of I1 becomes large by acceleration amendment means 11b as a urinal stall (idle state) prevention measure conventionally, if it is under steady operation, if it is under acceleration, acceleration will be made late, and it will be made to accelerate with a negative value (slowdown).

However, when there are sudden acceleration and a rapid load effect, the increase in a current cannot be suppressed, but a urinal stall may be started and carried out to a hard overcurrent protection.

[0004] The measures which prevent a urinal stall are taken, creating a current-limiting circuit which is shown in drawing 6 to this problem, and suppressing a current. Like drawing 6, it is changed into the voltage of UVW phase from dq shaft by voltage conversion means 9a in PWM command operation part 9, triangular-wave comparator 9b performs PWM modulation for this, a current-limiting circuit is added to the usual configuration of creating a gate drive signal through an inverter circuit and the ON-delay circuit 26, and the breakdown of a semiconductor device is prevented. First, overcurrent level is divided into the three-stage of $I_{oc} > I_{clb} > I_{cla}$ drawing, and a comparator 21 compares the current detection value I1 and the overcurrent level Ioc, when I1 is larger than Ioc, a latch circuit 24 is latched, and a gate cutoff signal is chosen by the gate cutoff selection circuitry 27, and it outputs. In addition, a latch circuit 24 is reset by reset signal from a controller to predetermined timing. The result with which the current compared the current detection value I1 and the next current-limiting level Iclb by the comparator 20 from it in the parvus case is latched to a latch circuit 23, and a gate cutoff signal is outputted by the gate cutoff selection circuitry 27. This comparator 20 and latch circuit 23 are called CLB circuit.

Furthermore, in a parvus case, a current compares the current detection value I1 with its next current-limiting level Icla by the comparator 19, if I1 is larger, ON signal is latched by the latch circuit 22, and 0 voltage pattern created by the zero voltage change circuit 25 by 0 voltage pattern generator 18 in the signal is outputted. This comparator 19, a latch circuit 22 and 0 voltage pattern occurrence circuit 18, and the zero voltage change circuit 25 are named generically, and it is called CLA circuit. Latch circuits 22 and 23 are automatically reset by a certain set-up timing CLK. Operation is continuable, restricting a current, since it is not a gate cutoff, although the current detection value I1 is lower than the overcurrent level Ioc, and it becomes the gate drive signal of a fixed pattern by this when larger than current-limiting level Icla. However, with the overcurrent-protection policy only by the size of such a current, since power will not be supplied to a motor while a current increases conversely and CLA and CLB circuit are operating if a voltage is made small in the regeneration status of a motor, the point that luminous efficacy falls cannot be denied. Next, there is a formula which rectified the voltage using the current and the voltage-limiting vector of an opposite direction which were detected, gives PI control to a voltage-limiting magnitude of a vector, and was made to rectify the speed command as formulae other than the amendment by the size of a current.

[0005]

[Object of the Invention] However, there is a case which a current cannot be restricted according to the status of a motor in this way, but a current becomes large conversely, and an overcurrent protection commits, and carries out a urinal stall by gate cutoff where a current is made to increase conversely if a voltage is made small when a motor is in the regeneration status, since the size of the size of a current to a voltage is rectified in the case of the formula of drawing 6 and current limiting is performed.

Moreover, in the formula using zero voltage, since a current is distorted and supply of the power to a motor is lost, luminous efficacy will become bad as a result. For this reason, in spite of having desired the current-limiting technique with sufficient power luminous efficacy, dropping a current certainly, there was a problem that the request was not yet filled. Furthermore, although it is enabled to reduce a current when a voltage is rectified using the current and the voltage-limiting vector of an opposite direction which were detected, PI control is given to a voltage-limiting vector and an amendment case compensates a voltage with a current and the vector of an opposite direction for a speed command. Although an amendment works when a motor is in the power running status in order to give the PI control which observed only the size of a current to the speed command, in regeneration, a frequency amendment does a bad influence conversely, and it may stop restricting a current. Moreover, since the amendment technique of a speed is PI control, when a momentarily big load is applied, in order that the

big frequency amendment according to it may enter, it is easy to become a labile. Moreover, integration collects in the unstable status and there is danger of an overrun. In order to add an amendment even in the orientation in which it and the orientation of the amendments DV_q and DV_d of a voltage cross at right angles not only with armature-voltage control shaft orientations but with it, there was a problem that it was difficult to suppress occurrence of faults, such as a hunting, and a stability could not be secured. Therefore, it is in the purpose of this invention offering the inverter equipment with possible it not being concerned with the status of a motor, but restricting a current certainly, preventing a breakdown and urinal stall of an element, and making a motor operate stably efficiently, and its current-limiting technique.

[0006]

[The means for solving a technical problem] In order to attain the above-mentioned purpose, invention given in a claim 1 In the inverter equipment which searches for a voltage command vector, carries out PWM modulation based on the aforementioned voltage command vector from a frequency command value and the voltage command value calculated according to V/f operation from the aforementioned frequency command value, and outputs a voltage A current detection means to detect the current phasor which consists of the size and current phase of a current, A voltage-limiting value operation means to calculate the voltage-limiting value which is proportional to an exceeded part when the size of the aforementioned current exceeds a current-limiting value, A voltage-limiting vector operation means to change the aforementioned voltage-limiting value into a voltage-limiting vector based on the aforementioned current phase, It has a voltage amendment means to add the aforementioned voltage-limiting vector to the aforementioned voltage command vector, and an acceleration correction means to correct an acceleration command of a frequency based on the aforementioned voltage-limiting value and the aforementioned current phase. Moreover, invention given in a claim 2 is characterized by the aforementioned voltage-limiting value operation means outputting the result filtered with the first-order-lag VCF to the value which is proportional to an exceeded part when the aforementioned current-limiting value is exceeded as a voltage-limiting value. Moreover, invention given in a claim 3 is characterized by changing the aforementioned voltage-limiting value into the vector of the aforementioned current phase and an opposite direction by the aforementioned voltage-limiting vector operation means. Moreover, it is characterized by for the aforementioned voltage-limiting vector operation means setting to 0 the component which intersects the aforementioned voltage-limiting value perpendicularly in the aforementioned voltage command vector orientation among the vectors of the aforementioned current phase and an opposite direction, and invention given in a claim 4 searching for a voltage-limiting vector. Moreover, invention given in a claim 5 is equipped with the 3rd current-limiting means which intercepts the gate while the 2nd current-limiting means which outputs PWM pattern of a null voltage compulsorily while the size of a current is over the 2nd current-limiting value bigger than the aforementioned current-limiting value, and the size of a current are over the 3rd current-limiting value bigger than the current-limiting value of the above 2nd. Moreover, invention of a publication equips the claim 6 with the means which repeals a function to the current-limiting means of the above 2nd, and the current-limiting means of the above 3rd. Moreover, invention of a publication asks a claim 7 for a voltage command vector from a frequency command value and the voltage command value calculated according to V/f operation from the aforementioned frequency command value. In the current-limiting technique of inverter equipment of performing a protection operation when PWM modulation is carried out based on the aforementioned voltage command vector, a voltage is outputted and an overcurrent is detected Voltage-limiting value ΔV which is proportional to an exceeded part when the current phasor which consists of a size I_l of a current and current phase θ_{tai} is detected and the size of the aforementioned current exceeds current-limiting value I_{max} is calculated. The aforementioned voltage-limiting value ΔV is based on the aforementioned current phase θ_{tai} . Voltage-limiting vector ΔV_q , It is characterized by changing into ΔV_d , adding to the aforementioned voltage command vector, performing a voltage amendment, restricting a current to an instant, correcting an acceleration command of a frequency based on the aforementioned voltage-limiting value and the aforementioned current phase, and performing current limiting with sufficient

power luminous efficacy. Moreover, invention given in a claim 8 is characterized by filtering the aforementioned voltage-limiting value ΔV with a first-order-lag VCF to the value which is proportional to an exceeded part when the size of the aforementioned current exceeds current-limiting value I_{\max} , and removing and outputting a higher harmonic. Moreover, for invention given in a claim 9, the aforementioned voltage-limiting vectors ΔV_q and ΔV_d are current phase θ_{tai} and vector $\Delta i_q = -\Delta V \sin \theta_{tai}$ () of an opposite direction about the aforementioned voltage-limiting value ΔV . Or it is characterized by changing into $\Delta V_q = -\Delta V \times I_q / I_1$ and $\Delta i_d = -\Delta V \cos \theta_{tai}$ (or $\Delta i_d = -\Delta V \times I_d / I_1$), and creating. Moreover, it is characterized by asking for Δi_d component to which invention given in a claim 10 intersects perpendicularly the aforementioned voltage-limiting value ΔV in the aforementioned voltage command vector orientation among the vectors Δi_q and Δi_d of the aforementioned current phase θ_{tai} and an opposite direction as 0, and the aforementioned voltage-limiting vector is *****. moreover -- a claim -- 11 -- a publication -- invention -- a current -- a size -- the above -- current limiting -- a value -- I_{\max} -- being big -- the -- two -- current limiting -- a value -- I_{cla} -- ' -- exceeding -- **** -- between -- compulsory -- a null voltage -- PWM -- a pattern -- outputting -- further -- a current -- a size -- the above -- the -- two -- current limiting -- a value -- I_{cla} -- ' -- being big -- the -- three -- current limiting -- a value -- I_{clb} -- Moreover, invention given in a claim 12 is characterized by it being possible to repeal the protection feature by the above 2nd and the 3rd current-limiting value.

[0007] According to this inverter equipment and its overcurrent suppression technique, voltage-limiting value ΔV proportional to an exceeded part which exceeded overcurrent limiting value I_{\max} by drawing 1 is calculated. While suppression of a momentary overcurrent is enabled by changing a voltage-limiting value into the voltage-limiting vectors ΔV_q and ΔV_d based on the current phase, and adding to a voltage command vector By correcting an acceleration command of a frequency based on voltage-limiting value ΔV and current phase θ_{tai} , restricting a current, a unital stall can be avoided and it can operate efficiently. Since the voltage-limiting vector was searched for at that time after letting a first-order-lag VCF ($K/1+Ts$) pass to voltage-limiting value ΔV , the stable compensation which removed the harmonic content contained in a current is enabled. Moreover, since it compensates in quest of a voltage-limiting vector so that it may become the orientation of a current, and an opposite direction in case voltage-limiting value ΔV is changed into the voltage-limiting vectors ΔV_q and ΔV_d , it is enabled to restrict a current to an instant to intended use, such as a resistance load. Moreover, when controlling a motor etc., as it is set to 0, a stable current-limiting control is attained among the current of a voltage-limiting vector, and the component of an opposite direction in orientation component ΔV_d which intersects perpendicularly with a voltage command vector by it being made to compensate only to the orientation of the voltage command vector by which V/f control is carried out. As a cure against protection when the above current limiting does not work normally While the size I_1 of a current is over 2nd overcurrent limiting value I_{cla} ' bigger than overcurrent limiting value I_{\max} While outputting PWM pattern of a null voltage compulsorily, performing a protection operation and the size of a current being over the 3rd overcurrent limiting value I_{clb} ' or I_{oc} ' bigger than 2nd overcurrent limiting value I_{cla} ' the gate -- intercepting -- protecting -- making -- **** -- since -- a current -- a size -- I -- one -- an overcurrent -- limiting value -- I_{\max} -- large -- exceeding -- even if -- the -- two -- the -- three -- an overcurrent -- limiting value -- one -- c -- one -- a -- ' -- I_{clb} -- ' -- I_{oc} -- ' -- a three-stage -- protection -- carrying out -- having -- since -- certain and safe overcurrent suppression -- possible -- becoming . The size relation of the setting level in this case serves as $I_{oc} > I_{clb} > I_{cla} > I_{\max}$. Therefore, in the case of this invention, by the suppression by overcurrent limiting value I_{\max} , since almost can be suppressed, CLA to which the overcurrent level in conventional was set, the setting level I_{oc} and I_{clb} of CLB circuit, and the value of I_{cla}^{**} can be raised. Moreover, since a control of overcurrent limiting value I_{\max} is almost sufficient, the broad control is enabled, as change means 29a and b which repeal CLA and CLB circuit are prepared and ON/OFF of CLA and the CLB circuit can be carried out.

[0008]

[Gestalt of implementation of invention] Hereafter, the gestalt of enforcement of this invention is

explained with reference to drawing. Drawing 1 is the control-block view of V/f control by the inverter equipment concerning the gestalt of enforcement of this invention. Drawing 2 is a vector diagram at the time of a control of the inverter equipment shown in drawing 1. Drawing 3 is a vector diagram at the time of setting V_d to 0 in drawing 2. Drawing 4 is the block diagram of the current-limiting circuit of the inverter equipment shown in drawing 1. A current-limiting acceleration amendment means by which 11a corrects acceleration in drawing 1. A frequency command change means by which 11a' changes an output frequency to a frequency command at the time of current limiting. A current detection means by which 12a outputs the size I_l of a current, and current phase θ_{tai} . A current comparison means by which 13 compares the detection current I_l with overcurrent limiting value I_{max} . The limit circuit where 14 outputs a comparison result, a voltage-limiting value operation means by which 15 calculates voltage-limiting value ΔV , a voltage-limiting vector operation means by which 16 searches for the voltage-limiting vectors ΔV_q and ΔV_d , 17a, and b are the addition meanses of a voltage-limiting vector. In addition, in drawing 4 which omits the explanation which gives the same sign to the same configuration as other drawing 5, and overlaps it, 29a and 29b are the invalid meanses of a current-limiting circuit, and the 2nd current-limiting value, $I_{clb'}$, and $I_{oc'}$ of $I_{cla'}$ are the 3rd current-limiting value. In addition, the explanation which gives the same sign to the same configuration as other drawing 6, and overlaps it is omitted.

[0009] An operation is explained below. First, by current detection means 12a, the size I_l of a current and current phase θ_{tai} to criteria phase θ_{ta} are calculated, the size I_l of a current is subtracted from current-limiting value I_{max} set up by the current comparison means 13, by the limit circuit 14, when a subtraction result is negative, it is referred to as 0, and gain and filtering ($K/1+Ts$) are performed with the voltage-limiting operation means 15, and voltage-limiting value ΔV is calculated. In the voltage-limiting vector operation means 16, the $\Delta V_q = -\Delta V \sin \theta_{tai}$ and $\Delta V_d = -\Delta V \cos \theta_{tai}$ shaft voltage-limiting values ΔV_q and ΔV_d are calculated by the following formula from voltage-limiting value ΔV and current phase θ_{tai} which were calculated. In addition, the same result is obtained even if it asks as $\Delta V_q = -\Delta V x I_q / I_l$ and $\Delta V_d = -\Delta V x I_d / I_l$ using the current detection values I_d and I_q . Next, it is ΔV_q and ΔV_d which were calculated Voltage command V_q^* and V_d^* . It adds by the addition meanses 17a and 17b, changes into PWM pattern in quest of a voltage command of a three phase circuit (UVW phase) by PWM command operation part 9 in quest of the output voltage commands V_q and V_d , and outputs to the gate driver circuit 10, and a voltage is impressed to a motor IM. It enables this to restrict a current to an instant. The relation of voltage-limiting vector ΔV in the meantime, voltage command vector V^* , and current-phasor I shows the case of the power running status to drawing 2 (a), and shows the case of the regeneration status to drawing 2 (b). By drawing 2 (a), voltage-limiting vector ΔV of a current and an opposite direction is added to voltage command V^* on q shaft, applied-voltage V is made small, and a mode that current-phasor I is restricted is shown. A mode that add ΔV in this orientation conversely, enlarge applied-voltage V in the state of the regeneration shown in drawing 2 (b), and current-phasor I is restricted is shown. Thus, it is enabled to restrict a current to an instant regardless of the status of a motor.

[0010] Moreover, when controlling a motor etc. by V/f control, it may become unstable according to the status of a motor or a load. If a voltage amendment is performed to each dq shaft like drawing 2 such in the status, although q shaft orientations are controllable, since d shaft orientations are not controlling, they may stop avoiding an unstable state. Therefore, it is only ΔV_q , using ΔV_d as 0, as shown in drawing 3. Voltage command V^* . It enables it to avoid this by controlling to add. Drawing 3 (a) shows the power running status, drawing 3 (b) shows the regeneration status, in drawing 3 (a), voltage-limiting vector ΔV_q of an opposite direction is added to voltage command V^* , voltage V is made small, and current I is restricted. In the case of drawing 3 (b), voltage V is enlarged conversely, and it has restricted current I . When a current actually becomes large, a control is normal, and if there is a rotational frequency to some extent, in order to increase to q shaft orientation, the amendment of only ΔV_q is enough as the suppression capacity of a current. Although it is enabled to restrict a current to an instant by the above operation, when a current is restricted regularly and it takes the luminous efficacy of a motor into consideration, it is necessary to correct a frequency. Since it corresponds to this, using

current phase θ_{tai} , the status of a motor judges power running or regeneration, and current-limiting acceleration amendment means 11a shown in drawing 1 sets up the correction orientation of acceleration, and corrects the size of acceleration using voltage-limiting value ΔV . The amount of corrections is calculated using the set point or the load orientation component calculated value of voltage-limiting value ΔV . Moreover, current-limiting acceleration amendment means 11a outputs the frequency command at the time of current limiting so that the minimum value may be set to 0 according to the status of a load, when maximums are the highest frequency and power running in regeneration, and it changes an output frequency to a frequency command by frequency command change means 11a' at the time of current limiting.

[0011] In addition, various ****s, such as the technique of referring to only q shaft current, and the technique of calculating from reactive power, omit decision of power running/regeneration here. A hand of cut and the load orientation perform an acceleration amendment as follows.

- a) In the case of power running, rectify to a positive side by right rotation.
- b) In regeneration, rectify to a negative side by right rotation.
- c) In the case of power running, rectify to a negative side by the reverse rotation.
- d) In regeneration, rectify to a positive side by the reverse rotation.

If the simplest technique of an acceleration amendment is a power running load when voltage-limiting value ΔV is not 0, if it is under acceleration, it will stop acceleration, and if it is among power running when ΔV is not 0, if it is under steady operation, if it is [be / it] under a slowdown and regeneration, although it is the technique of substituting the degree set point of acceleration and deceleration for acceleration so that it may be accelerated, it can fully suppress an overcurrent also by such technique. Moreover, the current-limiting circuit shown in drawing 4 is used as a cure against protection of a sake when there is unexpected current variation. In the circuit of drawing 4, when the detection current I_l is larger than overcurrent level I_{oc} larger than current-limiting value I_{max} , a gate cutoff signal is chosen and outputted by the gate cutoff circuit 27. From it, a current I_l will output a gate cutoff signal similarly, if the current I_l of a parvus case is still large as compared with current-limiting level I_{clb} . A current I_l is smaller than it, and when larger than current-limiting level I_{cla} , 0 voltage pattern will be outputted. The size relation of each level in this case is as follows.

Since the limit also of an $I_{oc} > I_{clb} > I_{cla} > I_{max}$ deer is attained in most fraction by control of the voltage-limiting vectors ΔV_q and ΔV_d shown in drawing 1, a current-limiting acceleration amendment, etc., It overcurrent-level[each]-Iocs. each overcurrent level I_{oc} , I_{clb} , and I_{cla} -- ' -- the conventional example of drawing 6 -- having been shown -- it corresponds -- It is enabled to set up with the value ($I_{oc} > I_{oc}$, $I_{clb} > I_{clb}$, $I_{cla} > I_{cla}$) which raised I_{clb} and I_{cla} , and urinal stall prevention is achieved. Moreover, by some intended use, since a control of drawing 1 may be enough, the current-limiting circuit of drawing 4 can be separated by the invalid meanses 29a and 29b, it can be made an invalid, and the change section of O voltage change circuit 25 and the gate cutoff selection circuitry 27 can be excepted. In addition, any formula is sufficient as it as long as this invalid means 29 can carry out ON/OFF with the gestalt (automatic/hand control is also an implication) of a request of a current-limiting circuit. Thus, according to the gestalt of this enforcement, the size I_l of phase θ_{tai} of a current and a current is detected. While compare the size I_l and current-limiting value I_{max} of a current, calculate voltage-limiting value ΔV , change this so that it may become a current phase and an opposite direction, and the voltage-limiting vectors ΔV_q and ΔV_d are searched for, it adds to a voltage command and momentary current limiting is made possible By correcting acceleration using voltage-limiting value ΔV and current phase θ_{tai} , it is enabled to prevent a urinal stall and to operate efficiently.

[0012]

[Effect of the invention] As explained above, according to this invention, by being proportional to the part which exceeded the current-limiting value to the voltage command, and adding the voltage-limiting vector of the component on the voltage command shaft of a current phasor, an opposite direction, or the opposite directions, a current can be restricted now to an instant and a urinal stall can be further prevented certainly with a breakdown of the element by the current by giving the current-limiting

technique of three level. moreover, a voltage-limiting value and a current phase to acceleration -- an amendment -- by things, a current can be restricted regularly and an induction motor etc. can be operated efficiently

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[An easy explanation of a drawing]

[Drawing 1] It is the control-block view of V / f control by the inverter equipment concerning the gestalt of the real paper of this invention.

[Drawing 2] It is a vector diagram at the time of a control of the inverter equipment shown in drawing 1.

[Drawing 3] It is a vector diagram at the time of setting V_d to 0 in drawing 2.

[Drawing 4] It is the block diagram of the current-limiting circuit of the inverter equipment shown in drawing 1.

[Drawing 5] It is the control-block view of V / f control by the conventional inverter equipment.

[Drawing 6] It is the block diagram of the current-limiting circuit of the inverter equipment shown in drawing 5.

[Drawing 7] It is drawing showing the conventional frequency-voltage pattern.

[Drawing 8] It is a vector diagram at the time of a control of the conventional inverter equipment.

[An explanation of a sign]

- 1 Frequency Command Operation Part
- 2 Acceleration Command Operation Means
- 3 Acceleration Frequency Integration Means
- 4 Command Value Limit Means
- 5 Slip Frequency Operation Means
- 6 Output Frequency
- 7 V / F Operation Part
- 8 Phase Operation Means
- 9 PWM Command Operation Part
- 10 Gate Driver Circuit
- 11a Current-limiting acceleration amendment means
- 11a' Frequency command change means
- 12a Current detection means
- 13 Current Comparison Means
- 14 Limit Circuit
- 15 Voltage-Limiting Value Operation Means
- 16 Voltage-Limiting Vector Operation Means
- 17a q shaft addition means
- 17b d shaft addition means
- 18 0 Voltage Pattern Occurrence Circuit
- 19, 20, 21 Comparator
- 22, 23, 24 Latch circuit
- 25 0 Voltage Change Circuit
- 26 ON-Delay Circuit

27 Gate Cutoff Selection Circuitry
28 Gate Cutoff Selection Circuitry
29 Invalid Means

[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-34289

(P2002-34289A)

(43) 公開日 平成14年1月31日 (2002.1.31)

(51) Int.Cl. ⁷	識別記号	F I	テームト [*] (参考)
H 0 2 P 7/63	3 0 2	H 0 2 P 7/63	3 0 2 G 5 H 0 0 7
H 0 2 M 7/48		H 0 2 M 7/48	M 5 H 5 7 6
H 0 2 P 21/00		H 0 2 P 5/408	A

審査請求 未請求 請求項の数12 O L (全 9 頁)

(21) 出願番号 特願2000-211426(P2000-211426)

(22) 出願日 平成12年7月12日 (2000. 7. 12)

(71) 出願人 000006622

株式会社安川電機

福岡県北九州市八幡西区黒崎城石2番1号

(72) 発明者 森本 進也

福岡県北九州市八幡西区黒崎城石2番1号

株式会社安川電機内

(74) 代理人 100105647

弁理士 小栗 昌平 (外4名)

Fターム(参考) 5H007 AA07 BB06 CA01 DA01 DA05

DB02 DC02 EA02 FA03

5H576 BB06 DD02 DD04 EE01 EE04

EE09 EE11 GG04 HB01 JJ05

JJ14 JJ15 JJ22 JJ26 JJ28

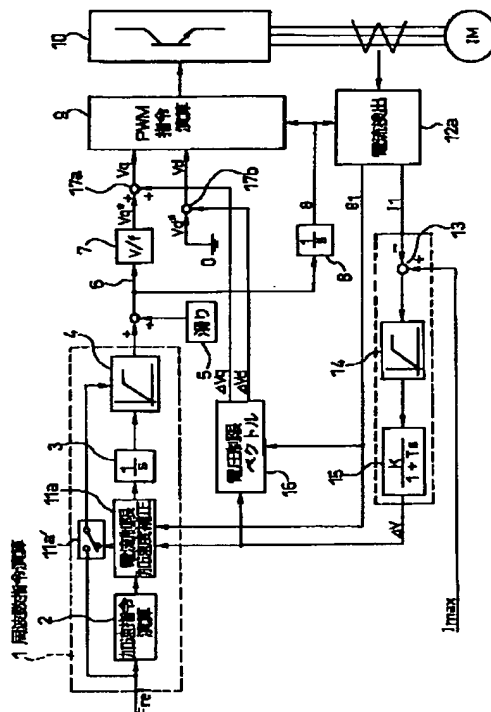
LL22 LL30 LL37 MM02

(54) 【発明の名称】 インバータ装置およびその電流制限方法

(57) 【要約】

【課題】 瞬時に電流を制限することで素子の破壊を防止して、電動機を効率良く安定して運転させることができるインバータ装置を提供する。

【解決手段】 周波数指令値 F_{ref} と、周波数指令値から V/f 演算7により求めた電圧指令値よりさらに求めた電圧指令ベクトルに基づいて、PWM変調して電圧を出力するインバータ装置において、電流の大きさ I_1 と電流位相 θ_i からなる電流ベクトルを検出する電流検出手段12aと、電流の大きさが電流制限値 I_{max} を超えた時に超過分に比例した電圧制限値 ΔV を求める電圧制限値演算手段15と、電圧制限値を電流位相に基づいて電圧制限ベクトル ΔV_q 、 ΔV_d に変換する電圧制限ベクトル演算手段16と、電圧指令ベクトルに電圧制限ベクトルを加算する電圧補正手段17と、電圧制限値と電流位相に基づいて周波数の加速度指令を修正する加速度修正手段11とを備えた。



【特許請求の範囲】

【請求項1】 周波数指令値と、前記周波数指令値から V/f 演算により求めた電圧指令値より電圧指令ベクトルを求め、前記電圧指令ベクトルに基づいてPWM変調して電圧を出力するインバータ装置において、電流の大きさと電流位相からなる電流ベクトルを検出する電流検出手段と、前記電流の大きさが電流制限値を超えた時に超過分に比例した電圧制限値を求める電圧制限値演算手段と、前記電圧制限値を前記電流位相に基づいて電圧制限ベクトルに変換する電圧制限ベクトル演算手段と、前記電圧指令ベクトルに前記電圧制限ベクトルを加算する電圧補正手段と、前記電圧制限値と前記電流位相に基づいて周波数の加速度指令を修正する加速度修正手段とを備えたことを特徴とするインバータ装置。

【請求項2】 前記電圧制限値演算手段は、前記電流制限値を超えた時に超過分に比例した値に対して一次遅れフィルタによりフィルタリングした結果を電圧制限値として出力することを特徴とする請求項1記載のインバータ装置。

【請求項3】 前記電圧制限ベクトル演算手段は、前記電圧制限値を前記電流位相と逆方向のベクトルに変換することを特徴とする請求項1又は2記載のインバータ装置。

【請求項4】 前記電圧制限ベクトル演算手段は、前記電圧制限値を前記電流位相と逆方向のベクトルのうち前記電圧指令ベクトル方向に直交する成分を0として電圧制限ベクトルを求めることを特徴とする請求項3記載のインバータ装置。

【請求項5】 電流の大きさが前記電流制限値より大きな第2の電流制限値を超えている間は強制的にゼロ電圧のPWMパターンを出力する第2の電流制限手段と、電流の大きさが前記第2の電流制限値より大きな第3の電流制限値を超えている間はゲートを遮断する第3の電流制限手段とを備えたことを特徴とする請求項1又は2記載のインバータ装置。

【請求項6】 前記第2の電流制限手段と前記第3の電流制限手段に対し機能を無効にする手段を備えたことを特徴とする請求項5記載のインバータ装置。

【請求項7】 周波数指令値と、前記周波数指令値から V/f 演算により求めた電圧指令値より電圧指令ベクトルを求め、前記電圧指令ベクトルに基づいてPWM変調して電圧を出力し、過電流が検出された場合には保護動作を行うインバータ装置の電流制限方法において、電流の大きさ I_1 と電流位相 θ_i からなる電流ベクトルを検出し、前記電流の大きさが電流制限値 I_{max} を超えた時に超過分に比例した電圧制限値 ΔV を求め、前記電圧制限値 ΔV を前記電流位相 θ_i に基づいて電圧制限ベクトル ΔV_q 、 ΔV_d に変換し前記電圧指令ベクトルに加算して電圧補正を行い瞬時に電流を制限し、前記電圧制限値と前記電流位相に基づいて周波数の加速度指令

を修正してパワー効率の良い電流制限を行うことを特徴とするインバータ装置の電流制限方法。

【請求項8】 前記電圧制限値 ΔV は、前記電流の大きさが電流制限値 I_{max} を超えた時に超過分に比例した値に対して一次遅れフィルタによりフィルタリングし高調波を除去して出力することを特徴とする請求項7記載のインバータ装置の電流制限方法。

【請求項9】 前記電圧制限ベクトル ΔV_q 、 ΔV_d は、前記電圧制限値 ΔV を、電流位相 θ_i と逆方向のベクトル $\Delta V_q = -\Delta V \sin \theta_i$ 、(又は、 $\Delta V_q = -\Delta V \times I_q / I_1$)、および $\Delta V_d = -\Delta V \cos \theta_i$ 、(又は、 $\Delta V_d = -\Delta V \times I_d / I_1$)、に変換して作成することを特徴とする請求項7又は8記載のインバータ装置の電流制限方法。

【請求項10】 前記電圧制限ベクトルは、前記電圧制限値 ΔV を前記電流位相 θ_i と逆方向のベクトル Δq 、 Δd のうち前記電圧指令ベクトル方向に直交する Δd 成分を0として求めることを特徴とする請求項9記載のインバータ装置の電流制限方法。

【請求項11】 電流の大きさが前記電流制限値 I_{max} より大きな第2の電流制限値 $I_{cla'}$ を超えている間は強制的にゼロ電圧のPWMパターンを出力し、更に、電流の大きさが前記第2の電流制限値 $I_{cla'}$ より大きな第3の電流制限値 $I_{clb'}$ 、 $I_{oc'}$ を超えている間はゲートを遮断して保護動作を行うことを特徴とする請求項7又は8記載のインバータ装置の電流制限方法。

【請求項12】 前記第2および第3の電流制限値による保護機能を無効にすることが可能であることを特徴とする請求項11記載のインバータ装置の電流制限方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、 V/f 制御により誘導電動機等を駆動する際の過電流の抑制を強化したインバータ装置に関するものである。

【0002】

【従来の技術】従来、誘導電動機を V/f 制御する際、急加速や負荷の急変があると電流が大きくなる。その場合、インバータ装置の半導体素子に許容量を超える電流が流れると素子が破壊されるため過電流レベルを設定して、これを超える電流が流れると過電流保護機能が働き、ゲート遮断により素子の破壊を抑止するようにしている。また、過電流保護機能によるゲート遮断は再起動の必要が出てくるために、先の過電流レベルより低いレベルで自動復帰させる機能を持つゲート遮断回路や、更に低いレベルに0電圧パターンを出力する電流制限回路を用いて電流制限と半導体の保護を行っていた。また、電流の大きさを検出して周波数を修正する方法や、加速中に電流が増加した場合に加速を停止し、定常運転中に電流が増加した場合は周波数を下げるなど、電流の大き

さのみに注目した制御が行われていた。

【0003】次に、従来のV/f制御の実際について具体例を示して説明する。図5は従来のV/f制御の制御ブロック図である。図8は図5に示すようなV/f制御の、ある力行状態における電圧指令 V_{q*} と電流 I 、および電動機の電圧成分の一例を示したもので、ここではd軸を制御出力の基準位相に取り、d軸から90度の位置に設定したq軸の電圧を制御する制御形態を示している。図5に示すV/f制御では、 θ はある基準位置（例えばU相）からみたd軸の位置を表している。周波数指令演算部1は周波数指令 F_{ref} を入力し加速指令演算手段2により設定した加速時間から加速周波数を計算し、加速周波数積分手段3により積分して、指令値制限手段4により設定した周波数指令値になると、加速を停止するようにして現時点での周波数指令を作成する。また、減速時には加速周波数積分手段3により積分した速度を指令値制限手段4により下限値が周波数指令値になると減速を停止するようにする。滑り周波数手段5はトルク分電流検出値から電動機の滑り周波数を計算し、出力周波数6を求める。V/f演算部7は出力周波数から、図7に示すような周波数-電圧パターンより、電圧指令 V_{q*} を求める。また、出力周波数から位相演算手段8により積分して出力位相 θ を求め、電圧指令 V_{q*} 、 V_{d*} （値0）と θ からPWM指令演算部9により3相（UVW相）の電圧指令を求めてPWMパターンに変換し、ゲートドライバ回路10へ出力して電動機IMに電圧を印加する。また、従来はストール（停止状態）防止策として電流検出手段12bにより電流の大きさ I_1 を検出し、加速度補正手段11bにより I_1 の大きさが大きくなった時に、加速中であれば加速を遅くし、定常運転中であれば負の値で加速（減速）するようにしていた。しかし急加速や急激な負荷変動があった場合には、電流の増加を抑えることができず、ハードの過電流保護に掛りストールすることがある。

【0004】この問題に対しては、図6に示すような電流制限回路を作成して電流を抑制しながら、ストールを防止する対策が取られている。図6のように、PWM指令演算部9内の電圧変換手段9aによりdq軸からUVW相の電圧に変換され、これを三角波比較器9bによりPWM変調を行い、反転回路とオンディレイ回路26を介してゲートドライブ信号を作成するという通常の構成に、電流制限回路を加えて半導体素子の破壊を防止している。図では過電流レベルを、

$$I_{oc} > I_{clb} > I_{cla}$$

の3段階に分け、まず、電流検出値 I_1 と過電流レベル I_{oc} を比較器21により比較して、 I_1 が I_{oc} より大きい時にはラッチ回路24によりラッチされゲート遮断選択回路27によりゲート遮断信号を選択して出力する。なお、ラッチ回路24は所定のタイミングでコントローラからのreset信号によりリセットされる。電

流がそれより小さい場合は電流検出値 I_1 と次の電流制限レベル I_{clb} とを比較器20により比較した結果がラッチ回路23にラッチされ、ゲート遮断選択回路27によりゲート遮断信号が出力される。この比較器20とラッチ回路23をCLB回路と呼ぶ。更に電流が小さい場合は、電流検出値 I_1 とその次の電流制限レベル I_{cla} とを比較器19により比較し、 I_1 の方が大きければon信号をラッチ回路22によりラッチし、その信号を0電圧切替回路25により、0電圧パターン発生器18で作成された0電圧パターンを出力する。この比較器19とラッチ回路22、0電圧パターン発生回路18と0電圧切替回路25を総称してCLA回路と呼ぶ。ラッチ回路22、23はある設定されたタイミングCLKにより自動的にリセットされる。これによって電流検出値 I_1 が過電流レベル I_{oc} より低く、電流制限レベル I_{clb} より大きい場合は固定パターンのゲートドライブ信号になるが、ゲート遮断ではないので電流を制限しながら運転は継続することができる。但し、こうした電流の大きさだけによる過電流防止策では、電動機の回生状態の時に電圧を小さくすると逆に電流が増加したり、又、CLA、CLB回路が動作している間は電動機に対してパワーが供給されないために効率が落ちる点は否めない。次に、電流の大きさによる補正以外の方式としては、検出した電流と逆方向の電圧制限ベクトルを用いて電圧の補正を行い、電圧制限ベクトルの大きさに対してPI制御を施して速度指令の補正を行うようにした方式がある。

【0005】

【発明が解決しようとする課題】しかしながら、図6の方式の場合は、電流の大きさから電圧の大きさを補正して電流制限を行っているので、電動機が回生状態の時に電圧を小さくすると逆に電流を増加させてしまう、このように電動機の状態によっては電流を制限することができず、逆に電流が大きくなって過電流保護機能が働きゲート遮断によりストールする場合がある。また、0電圧を使う方式では電流が歪み電動機へのパワーの供給が無くなるため、結果的に効率が悪くなってしまふ。このため電流を確実に落としながらパワー効率の良い電流制限方法が望まれているにも関わらず、未だ要望が満たされていないという問題があった。更に、検出した電流と逆方向の電圧制限ベクトルを用いて電圧の補正を行い、電圧制限ベクトルに対してPI制御を施して速度指令を補正する場合は、電流と逆方向のベクトルで電圧を補償することにより電流を減らすことが可能になっているが、速度指令に対して電流の大きさのみに注目したPI制御を施すために、電動機が力行状態の場合は補正が働くが、回生の場合には周波数補正が逆に悪影響を及ぼし電流を制限できなくなる場合がある。また、速度の補正方法がPI制御であるため、瞬間的に大きな負荷が掛かった場合には、それに応じた大きな周波数補正が入るため

不安定になりやすい。また、不安定な状態の時には積分が溜まり暴走の危険性がある。それに電圧の補正 ΔV_q 、 ΔV_d の方向が電圧制御軸方向のみでなく、それと直交する方向にまで補正を加えるため、乱調などの不具合の発生を抑制することが難しく、安定性を確保できないという問題があった。依って、本発明の目的は、電動機の状態に関わらず確実に電流を制限して素子の破壊とストールを防止して、電動機を効率良く安定に運転させることが可能なインバータ装置およびその電流制限方法を提供することにある。

【0006】

【課題を解決するための手段】上記目的を達成するため、請求項1に記載の発明は、周波数指令値と、前記周波数指令値から V/f 演算によって求めた電圧指令値より電圧指令ベクトルを求め、前記電圧指令ベクトルに基づいてPWM変調して電圧を出力するインバータ装置において、電流の大きさと電流位相からなる電流ベクトルを検出する電流検出手段と、前記電流の大きさが電流制限値を超えた時に超過分に比例した電圧制限値を求める電圧制限値演算手段と、前記電圧制限値を前記電流位相に基づいて電圧制限ベクトルに変換する電圧制限ベクトル演算手段と、前記電圧指令ベクトルに前記電圧制限ベクトルを加算する電圧補正手段と、前記電圧制限値と前記電流位相に基づいて周波数の加速度指令を修正する加速度修正手段と、を備えている。また、請求項2に記載の発明は、前記電圧制限値演算手段は、前記電流制限値を超えた時に超過分に比例した値に対して一次遅れフィルタによりフィルタリングした結果を電圧制限値として出力することを特徴としている。また、請求項3に記載の発明は、前記電圧制限ベクトル演算手段は、前記電圧制限値を前記電流位相と逆方向のベクトルに変換することを特徴としている。また、請求項4に記載の発明は、前記電圧制限ベクトル演算手段は、前記電圧制限値を前記電流位相と逆方向のベクトルのうち前記電圧指令ベクトル方向に直交する成分を0として電圧制限ベクトルを求めることを特徴としている。また、請求項5に記載の発明は、電流の大きさが前記電流制限値より大きな第2の電流制限値を超えている間は強制的にゼロ電圧のPWMパターンを出力する第2の電流制限手段と、電流の大きさが前記第2の電流制限値より大きな第3の電流制限値を超えている間はゲートを遮断する第3の電流制限手段とを備えている。また、請求項6に記載の発明は、前記第2の電流制限手段と前記第3の電流制限手段に対し機能を無効にする手段を備えている。また、請求項7に記載の発明は、周波数指令値と、前記周波数指令値から V/f 演算により求めた電圧指令値より電圧指令ベクトルを求め、前記電圧指令ベクトルに基づいてPWM変調して電圧を出力し、過電流が検出された場合には保護動作を行うインバータ装置の電流制限方法において、電流の大きさ I_1 と電流位相 θ_i からなる電流ベクトルを検

出し、前記電流の大きさが電流制限値 I_{max} を超えた時に超過分に比例した電圧制限値 ΔV を求め、前記電圧制限値 ΔV を前記電流位相 θ_i に基づいて電圧制限ベクトル ΔV_q 、 ΔV_d に変換し前記電圧指令ベクトルに加算して電圧補正を行い瞬時に電流を制限し、前記電圧制限値と前記電流位相に基づいて周波数の加速度指令を修正してパワー効率の良い電流制限を行うことを特徴としている。また、請求項8に記載の発明は、前記電圧制限値 ΔV は、前記電流の大きさが電流制限値 I_{max} を超えた時に超過分に比例した値に対して一次遅れフィルタによりフィルタリングし高調波を除去して出力することを特徴としている。また、請求項9に記載の発明は、前記電圧制限ベクトル ΔV_q 、 ΔV_d は、前記電圧制限値 ΔV を、電流位相 θ_i と逆方向のベクトル $\Delta q = -\Delta V \sin \theta_i$ 、(又は、 $\Delta V_q = -\Delta V \times I_q / I_1$)、および、 $\Delta d = -\Delta V \cos \theta_i$ 、(又は、 $\Delta d = -\Delta V \times I_d / I_1$)、に変換して作成することを特徴としている。また、請求項10に記載の発明は、前記電圧制限ベクトルは、前記電圧制限値 ΔV を前記電流位相 θ_i と逆方向のベクトル Δq 、 Δd のうち前記電圧指令ベクトル方向に直交する Δd 成分を0として求めることを特徴としている。また、請求項11に記載の発明は、電流の大きさが前記電流制限値 I_{max} より大きな第2の電流制限値 $I_{c1a'}$ を超えている間は強制的にゼロ電圧のPWMパターンを出力し、更に、電流の大きさが前記第2の電流制限値 $I_{c1a'}$ より大きな第3の電流制限値 $I_{c1b'}$ 、 $I_{oc'}$ を超えている間はゲートを遮断して保護動作を行うことを特徴としている。また、請求項12に記載の発明は、前記第2および第3の電流制限値による保護機能を無効にすることが可能であることを特徴としている。

【0007】このインバータ装置およびその過電流抑制方法によれば、図1で過電流制限値 I_{max} を超えた超過分に比例した電圧制限値 ΔV を求め、電圧制限値を電流位相に基づいた電圧制限ベクトル ΔV_q 、 ΔV_d に変換し、電圧指令ベクトルに加算することによって、瞬時の過電流を抑止可能にすると共に、電圧制限値 ΔV と電流位相 θ_i に基づいて周波数の加速度指令を修正することによって、電流を制限しながらストールを避けて効率良く運転することができる。その際、電圧制限値 ΔV に対しては一次遅れフィルタ($K/(1+Ts)$)を通した後電圧制限ベクトルを求めるようにしたので、電流に含まれる高調波成分を除去した安定な補償を可能にしている。また、電圧制限値 ΔV を電圧制限ベクトル ΔV_q 、 ΔV_d に変換する際に、電流方向と逆方向になるように電圧制限ベクトルを求めて補償を行うので、抵抗負荷などの用途に対しては瞬時に電流を制限することが可能になる。又、モータ等を制御する場合には、電圧制限ベクトルの電流と逆方向の成分のうち、電圧指令ベクトルと直交する方向成分 ΔV_d を0となるようにして、 V/f

制御される電圧指令ベクトルの方向のみに対して補償を行うようにすることで、安定な電流制限制御が可能になる。以上のような電流制限が正常に働かなかった場合の保護対策としては、電流の大きさ I_1 が、過電流制限値 I_{max} より大きな第2の過電流制限値 $I_{cla'}$ を超えている間は、強制的にゼロ電圧のPWMパターンを出力して保護動作を行い、電流の大きさが第2の過電流制限値 $I_{cla'}$ より大きな第3の過電流制限値 $I_{clb'}$ あるいは $I_{oc'}$ を超えている間は、ゲートを遮断して保護するようにしているので、電流の大きさ I_1 が過電流制限値 I_{max} を大きく超えても、第2、第3の過電流制限値 $I_{cla'}$ 、 $I_{clb'}$ 、 $I_{oc'}$ の3段階の保護が行われるので、确实・安全な過電流抑制が可能になる。この場合の設定レベルの大小関係は、 $I_{oc'} > I_{clb'} > I_{cla'} > I_{max}$ 、となる。従って、本発明の場合は、過電流制限値 I_{max} による抑制によって、殆ど抑制できるので、従来の場合の過電流レベルが設定されたCLA、CLB回路の設定レベル I_{oc} 、 I_{clb} 、 I_{cla} 、の値を上げることができる。また、過電流制限値 I_{max} の制御で殆ど足りることから、CLA、CLB回路を無効にする切替え手段29a、bを設け、CLA、CLB回路をON/OFFできるようにして幅広い制御を可能にしている。

【0008】

【発明の実施の形態】以下、本発明の実施の形態について図を参照して説明する。図1は本発明の実施の形態に係るインバータ装置によるV/f制御の制御ブロック図である。図2は図1に示すインバータ装置の制御時のベクトル図である。図3は図2においてVdを0とした場合のベクトル図である。図4は図1に示すインバータ装置の電流制限回路のブロック図である。図1において、11aは加速度を修正する電流制限加速度補正手段、11a'は周波数指令と電流制限時出力周波数とを切替える周波数指令切替え手段、12aは電流の大きさ I_1 と電流位相 θ_i を出力する電流検出手段、13は検出電流 I_1 と過電流制限値 I_{max} を比較する電流比較手段、14は比較結果を出力するリミット回路、15は電圧制限値 ΔV を演算する電圧制限値演算手段、16は電圧制限ベクトル ΔV_q 、 ΔV_d を求める電圧制限ベクトル演算手段、17a、bは電圧制限ベクトルの加算手段である。なお、その他の図5と同一構成には同一符号を付し重複する説明は省略する図4において、29a、29bは電流制限回路の無効手段であり、 $I_{cla'}$ は第2の電流制限値、 $I_{clb'}$ 、 $I_{oc'}$ は第3の電流制限値である。なお、その他の図6と同一構成には同一符号を付し重複する説明は省略する。

【0009】つぎに動作について説明する。まず、電流検出手段12aにより電流の大きさ I_1 と、基準位相 θ_i に対する電流位相 θ_i を求め、電流比較手段13によって設定した電流制限値 I_{max} から電流の大きさ I_1 を

減算し、リミット回路14によって減算結果が負の場合は0とし、電圧制限演算手段15でゲイン及びフィルタ処理 ($K/(1+Ts)$) を施して電圧制限値 ΔV を求める。電圧制限ベクトル演算手段16では、求めた電圧制限値 ΔV と電流位相 θ_i より次式で、

$$\Delta V_q = -\Delta V \sin \theta_i$$

$$\Delta V_d = -\Delta V \cos \theta_i$$

dq軸電圧制限値 ΔV_q 、 ΔV_d を求める。なお、電流検出値 I_d 、 I_q を用いて、

$$\Delta V_q = -\Delta V \times I_q / I_1$$

$$\Delta V_d = -\Delta V \times I_d / I_1$$

として求めても同じ結果が得られる。次に、演算した ΔV_q 、 ΔV_d を電圧指令 V_q^* 、 V_d^* に加算手段17a、17bにより加算して出力電圧指令 V_q 、 V_d を求めPWM指令演算部9により3相 (UVW相) の電圧指令を求めてPWMパターンに変換し、ゲートドライバ回路10へ出力し電動機IMに電圧を印加する。これにより瞬時に電流を制限することが可能になる。この間の電圧制限ベクトル ΔV 、電圧指令ベクトル V^* 、電流ベクトル I の関係は、図2(a)に力行状態の場合を、図2(b)に回生状態の場合を示している。図2(a)ではq軸上の電圧指令 V^* に対して電流と逆方向の電圧制限ベクトル ΔV を加算し、印加電圧 V を小さくして、電流ベクトル I を制限する様子を示している。図2(b)に示す回生状態では、逆に同方向に ΔV を加算して印加電圧 V を大きくして電流ベクトル I を制限する様子を示している。このように電動機の状態に関係なく瞬時に電流を制限することが可能になる。

【0010】また、V/f制御によりモータ等を制御する場合、モータや負荷の状態によって不安定になる場合がある。このような状態の時、図2のようにdq軸それぞれに対して電圧補正を行うと、q軸方向は制御可能であるが、d軸方向は制御を行っていないため不安定状態を回避できなくなる場合がある。従って、図3に示すように、 ΔV_d を0として ΔV_q のみを電圧指令 V^* に加算するように制御することによって、これを回避できるようにしている。図3(a)は力行状態を、図3(b)は回生状態を示し、図3(a)では電圧指令 V^* に逆方向の電圧制限ベクトル ΔV_q を加算し電圧 V を小さくして、電流 I を制限している。図3(b)の場合は、逆に電圧 V を大きくして電流 I を制限している。実際に、電流が大きくなる場合は、制御が正常で回転数がある程度あれば、q軸の方向に増加するため、電流の抑制能力は ΔV_q のみの補正で十分である。以上の操作によって電流を瞬時に制限することが可能になるが、定常的に電流を制限して、電動機の効率を考慮する場合は周波数を修正する必要がある。これに対応するために、図1に示す電流制限加速度補正手段11aは、電流位相 θ_i を用いて電動機の状態が力行か回生かを判断して加速度の修正方向を設定し、電圧制限値 ΔV を用いて加速度の大きさ

を修正する。修正量は設定値又は、電圧制限値 ΔV の負荷方向成分計算値などを用いて計算する。また、電流制限加速度補正手段11aは、負荷の状態により回生の場合は最大値が最高周波数、力行の場合は最小値が0となるように電流制限時の周波数指令を出力し、周波数指令切替え手段11a'により、周波数指令と電流制限時出力周波数とを切替える。

【0011】なお、力行/回生の判断はq軸電流のみを参照する方法、無効電力から演算する方法等各種あるがここでは割愛する。回転方向と負荷方向により加速度補正を次のようにして行う。

- a) 正回転で力行の場合は正側に補正。
- b) 正回転で回生の場合は負側に補正。
- c) 逆回転で力行の場合は負側に補正。
- d) 逆回転で回生の場合は正側に補正。

加速度補正の最も単純な方法は、加速中であれば電圧制限値 ΔV が0でない場合に力行負荷であれば加速を停止し、定常運転中であれば ΔV が0でない場合に力行中なら減速、回生中なら加速となるように加減速度設定値を加速度に代入する方法であるが、これらの方法でも十分に過電流を抑制できる。また、予期せぬ電流変動があった場合のための保護対策として、図4に示す電流制限回路を用いる。図4の回路では、検出電流 I_1 が電流制限値 I_{max} より大きい過電流レベル I_{oc}' より大きい場合は、ゲート遮断回路27によりゲート遮断信号を選択・出力する。電流 I_1 がそれより小さい場合は、更に、電流制限レベル I_{clb}' と比較して電流 I_1 の方が大きければ、同様にゲート遮断信号を出力する。電流 I_1 がそれより小さく、電流制限レベル I_{cla}' よりも大きい場合は、0電圧パターンを出力することになる。この場合の各レベルの大小関係は次のようになっている。

$$I_{oc}' > I_{clb}' > I_{cla}' > I_{max}$$

しかも、図1に示した電圧制限ベクトル ΔV_q 、 ΔV_d 及び電流制限加速度補正等の制御によって、かなりの部分で制限が可能となるため、各過電流レベル I_{oc}' 、 I_{clb}' 、 I_{cla}' は図6の従来例で示した対応する各過電流レベル I_{oc} 、 I_{clb} 、 I_{cla} をアップした値($I_{oc}' > I_{oc}$ 、 $I_{clb}' > I_{clb}$ 、 $I_{cla}' > I_{cla}$)と設定することが可能になり、ストール防止が図られる。また、用途によっては図1の制御で十分な場合もあるので、無効手段29a、29bにより図4の電流制限回路を切離し無効にして、0電圧切替え回路25とゲート遮断選択回路27の切替え部を除外することができる。なお、この無効手段29は電流制限回路を所望の形態(自動/手動も含み)でON/OFFできれば如何なる方式でも構わない。このように、本実施の形態によれば、電流の位相 θ_i と電流の大きさ I_1 を検出して、電流の大きさ I_1 と電流制限値 I_{max} を比較して電圧制限値 ΔV を求め、これを電流位相と逆

方向になるように変換して電圧制限ベクトル ΔV_q 、 ΔV_d を求め、電圧指令に加算して瞬時の電流制限を可能にすると共に、電圧制限値 ΔV と電流位相 θ_i を用いて加速度を修正することにより、ストールを防止して効率良く運転することが可能になる。

【0012】

【発明の効果】以上説明したように、本発明によれば、電圧指令に対して電流制限値を超過した分に比例し電流ベクトルと逆方向あるいは逆方向の内の電圧指令軸上の成分の電圧制限ベクトルを加えることにより、瞬時に電流を制限することができるようになり、更に、3つのレベルの電流制限方法を持たせることによって、電流による素子の破壊と、ストールを確実に防止することができる。また、電圧制限値と電流位相とから加速度を補正することによって定常的に電流を制限し、誘導電動機等を効率良く運転することができる。

【図面の簡単な説明】

【図1】本発明の実紙の形態に係るインバータ装置によるV/f制御の制御ブロック図である。

【図2】図1に示すインバータ装置の制御時のベクトル図である。

【図3】図2において V_d を0とした場合のベクトル図である。

【図4】図1に示すインバータ装置の電流制限回路のブロック図である。

【図5】従来のインバータ装置によるV/f制御の制御ブロック図である。

【図6】図5に示すインバータ装置の電流制限回路のブロック図である。

【図7】従来の周波数-電圧パターンを示す図である。

【図8】従来のインバータ装置の制御時のベクトル図である。

【符号の説明】

- 1 周波数指令演算部
- 2 加速指令演算手段
- 3 加速周波数積分手段
- 4 指令値制限手段
- 5 滑り周波数演算手段
- 6 出力周波数
- 7 V/f 演算部
- 8 位相演算手段
- 9 PWM指令演算部
- 10 ゲートドライバ回路
- 11a 電流制限加速度補正手段
- 11a' 周波数指令切替え手段
- 12a 電流検出手段
- 13 電流比較手段
- 14 リミット回路
- 15 電圧制限値演算手段
- 16 電圧制限ベクトル演算手段

11

12

17a q軸加算手段

25 0電圧切替え回路

17b d軸加算手段

26 オンディレイ回路

18 0電圧パターン発生回路

27 ゲート遮断選択回路

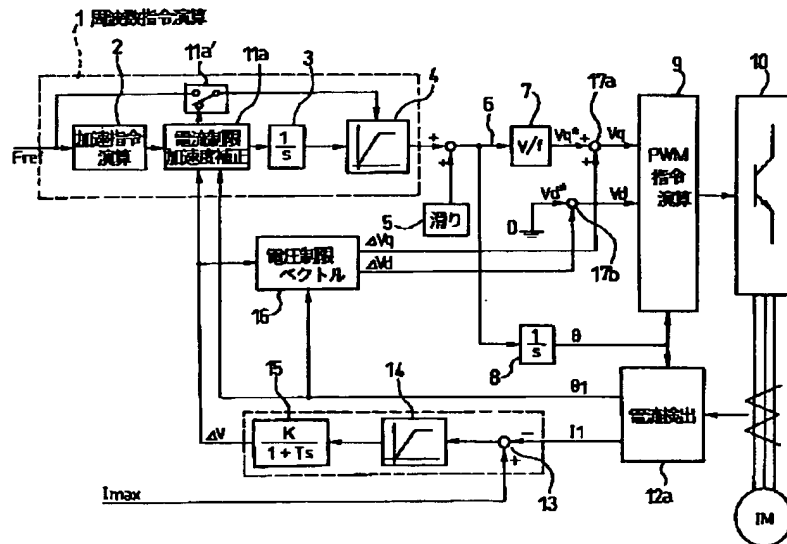
19、20、21 比較器

28 ゲート遮断選択回路

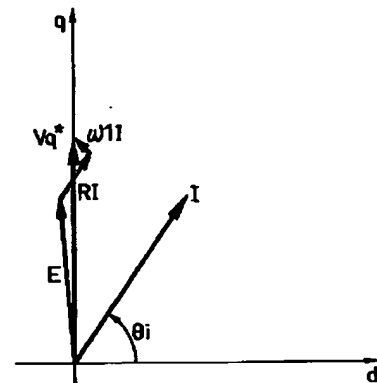
22、23、24 ラッチ回路

29 無効手段

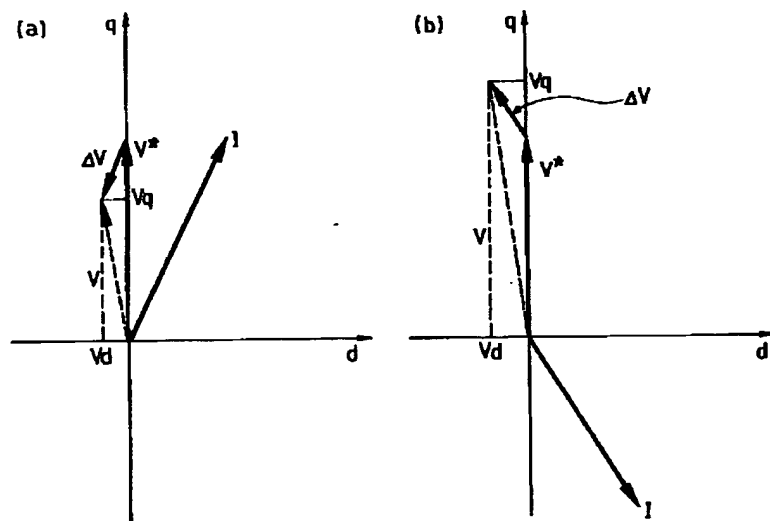
【図1】



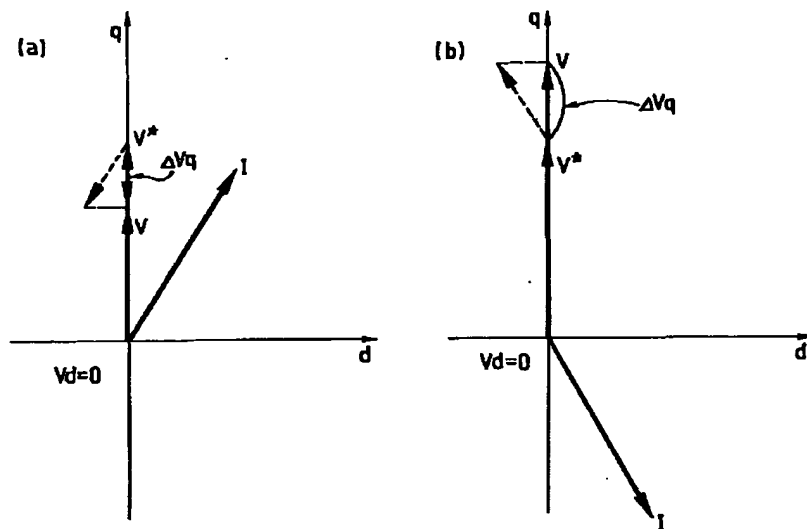
【図8】



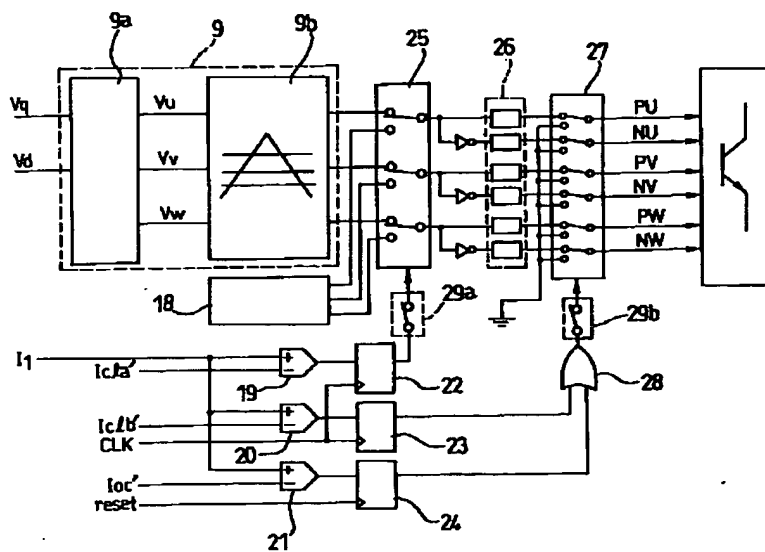
【図2】



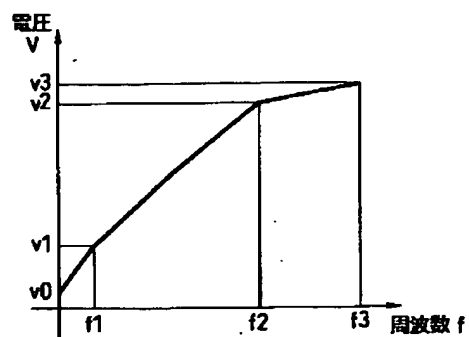
【図3】



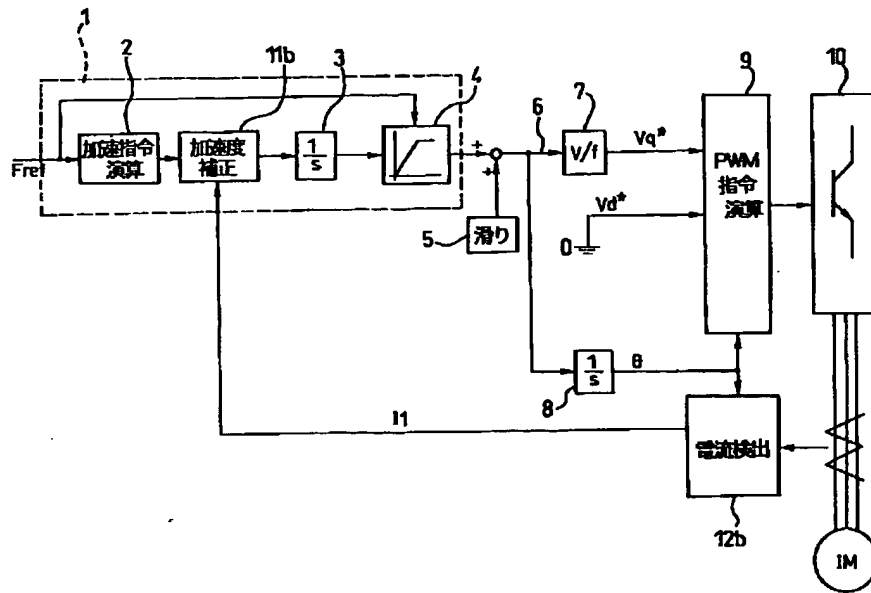
【図4】



【図7】



【図5】



【例6】

